

Family list

1 family member for:

JP2003318401

Derived from 1 application.

[Back to JP200](#)

**1 METHOD OF MANUFACTURING DEVICE, THE DEVICE, DISPLAY
DEVICE AND ELECTRONIC APPARATUS**

Publication info: JP2003318401 A - 2003-11-07

Data supplied from the *esp@cenet* database - Worldwide

METHOD OF MANUFACTURING DEVICE, THE DEVICE, DISPLAY DEVICE AND ELECTRONIC APPARATUS

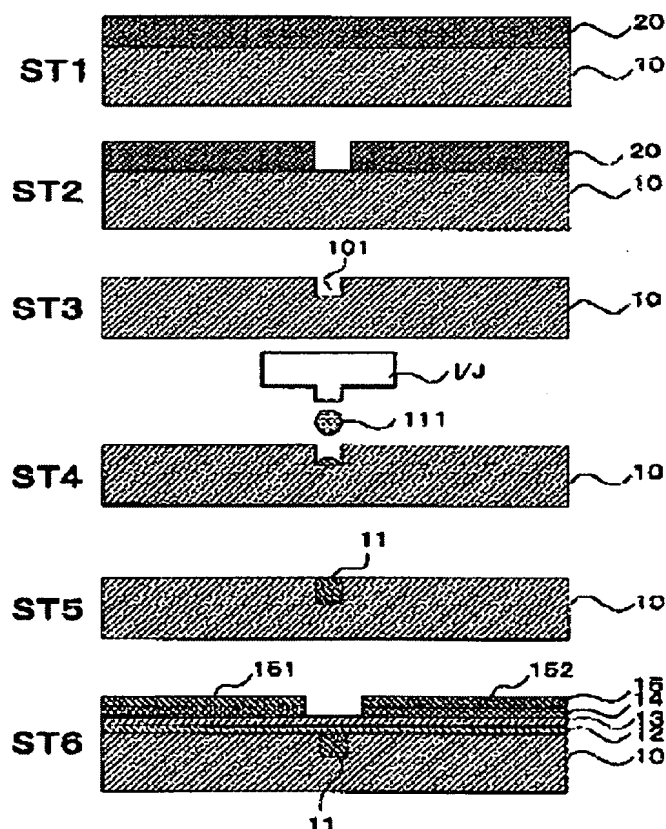
Patent number: JP2003318401
Publication date: 2003-11-07
Inventor: AOKI TAKASHI; FURUSAWA MASAHIRO
Applicant: SEIKO EPSON CORP
Classification:
- international: *G02F1/1368; H01L21/283; H01L21/3205; H01L21/336; H01L29/423; H01L29/49; H01L29/786; G02F1/13; H01L21/02; H01L29/40; H01L29/66; (IPC1-7): H01L29/786; G02F1/1368; H01L21/283; H01L21/3205; H01L21/336; H01L29/423; H01L29/49*
- european:
Application number: JP20020119963 20020422
Priority number(s): JP20020119963 20020422

Report a data error here

Abstract of JP2003318401

PROBLEM TO BE SOLVED: To provide a manufacturing method suitable for a bottom gate-type semiconductor device.

SOLUTION: The method is provided with a process for forming a groove part (101) in a prescribed region of a substrate (10), a process for forming a conductive pattern (11) in the groove part (101) and a process for forming the device where the conductive pattern (11) is set to be a gate electrode in a region including the conductive pattern (11). Since photolithography is not used, a large-scale facility is not used and a material is not wasted. Then, material liquid is supplied by using the groove. Consequently, the bottom gate-type semiconductor device with high capacity and precision can be manufactured.
COPYRIGHT: (C)2004,JPO



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-318401

(P 2 0 0 3 - 3 1 8 4 0 1 A)

(43) 公開日 平成15年11月7日(2003.11.7)

| (51) Int. Cl. ⁷ | 識別記号 | F I | テーマコード (参考) |
|------------------------------------|------|-------------|-------------|
| H01L 29/786 | | G02F 1/1368 | 2H092 |
| G02F 1/1368 | | H01L 21/283 | Z 4M104 |
| H01L 21/283 | | 29/78 | 617 J 5F033 |
| 21/3205 | | 29/58 | G 5F110 |
| 21/336 | | 29/78 | 627 A |
| 審査請求 未請求 請求項の数18 O L (全11頁) 最終頁に続く | | | |

(21) 出願番号 特願2002-119963(P 2002-119963)

(22) 出願日 平成14年4月22日(2002.4.22)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 青木 敬

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 古沢 昌宏

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100079108

弁理士 稲葉 良幸 (外2名)

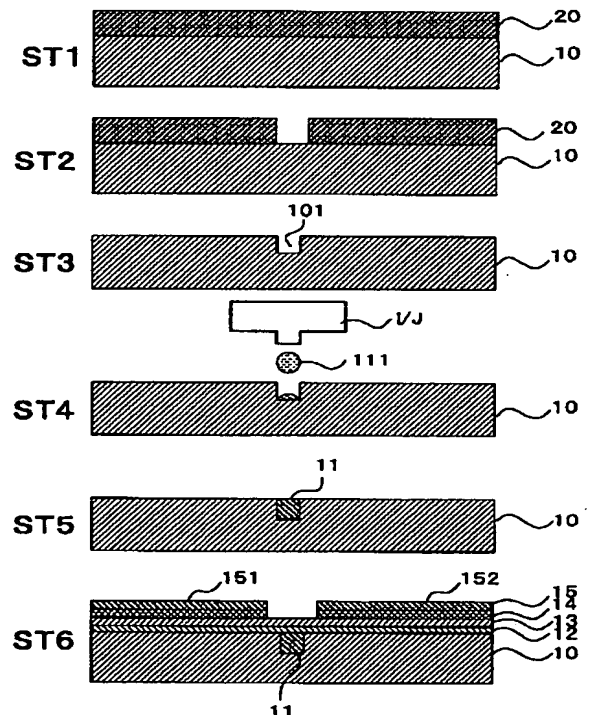
最終頁に続く

(54) 【発明の名称】 デバイスの製造方法、デバイス、表示装置、および電子機器

(57) 【要約】

【課題】 ボトムゲート型半導体装置に適した製造方法の提供。

【解決手段】 基板(10)の所定領域に溝部(101)を設ける工程、溝部(101)に導電パターン(11)を形成する工程、および導電パターン(11)を含む領域に当該導電パターン(11)をゲート電極とするデバイスを形成する工程を備える。フォトリソグラフィ法を使用しないので、大規模な設備を使用せず材料を無駄にしない。しかも、溝を利用してから材料液を充填するので、性能と精度が高いボトムゲート型半導体装置を製造することができる。



【特許請求の範囲】

【請求項 1】 基板の所定領域に溝部を設ける工程と、前記溝部に導電パターンを形成する工程と、前記導電パターンを含む領域に当該導電パターンをゲート電極とするデバイス形成する工程と、を備えるデバイスの製造方法。

【請求項 2】 前記溝部を設ける工程は、前記溝部に相当する領域に開口部を有するマスクを前記基板上に設ける工程と、前記マスクを用いて前記基板をエッチングすることにより、前記溝部を形成する工程と、を備える、請求項 1 に記載のデバイスの製造方法。

【請求項 3】 前記マスクはレジスト材料を含む、請求項 2 記載のデバイスの製造方法。

【請求項 4】 前記マスクを設ける工程に、フォトリソグラフィ法を適用する、請求項 3 に記載のデバイスの製造方法。

【請求項 5】 前記マスクを設ける工程に、液滴吐出法を適用する、請求項 3 に記載のデバイスの製造方法。

【請求項 6】 前記導電パターンを形成する工程の前に、前記溝部外の領域を、前記溝部よりも撥液性を高くする工程を備える、請求項 1 に記載のデバイスの製造方法。

【請求項 7】 前記溝部外の領域を前記溝部よりも撥液性を高くする工程は、前記溝部を含む前記基板上に撥液性材料を形成する工程と、前記溝部に形成された前記撥液性材料に紫外線を照射する工程と、を備える、請求項 6 に記載のデバイスの製造方法。

【請求項 8】 前記導電パターンを形成する工程では、前記エッチングする工程で用いた前記レジスト材料を残した状態で前記溝部に前記導電パターンを形成する、請求項 3 に記載のデバイスの製造方法。

【請求項 9】 前記導電パターン形成前に、前記レジストにプラズマ処理を行って前記レジストに撥液処理を施すことを特徴とする、請求項 8 に記載のデバイスの製造方法。

【請求項 10】 前記導電パターンを形成する工程では、導電パターン形成材料として、金属の微粒子を有機溶媒に分散させた液状体を用いた液滴吐出法を用いる、請求項 1 に記載のデバイスの製造方法。

【請求項 11】 前記導電パターンを形成する工程では、導電パターン形成材料を前記溝部に配置した後、所定の温度で焼成することにより前記導電パターンを形成する、請求項 1 に記載のデバイスの製造方法。

【請求項 12】 前記所定の温度は、150℃乃至500℃の範囲に設定される、請求項 11 に記載のデバイスの製造方法。

【請求項 13】 前記導電パターンを形成する工程では、前記導電パターンの表面と前記基板上表面とが略同一面になるように当該導電パターンを形成する、請求項

1 に記載のデバイスの製造方法。

【請求項 14】 前記デバイスを形成する工程は、前記ゲート電極が形成された前記基板上に絶縁膜を形成する工程と、前記絶縁膜上にシリコン膜を形成する工程と、前記シリコン膜上にドーパントが導入されたシリコン膜を形成する工程と、前記シリコン膜上に金属層を形成する工程と、を備える、請求項 1 に記載のデバイスの製造方法。

【請求項 15】 各前記工程で形成される各膜の少なくとも一つは、液状体をヘッドから吐出することによって形成される、請求項 14 に記載のデバイスの製造方法。

【請求項 16】 請求項 1 乃至 15 のいずれか一項に記載の方法で製造されたデバイス。

【請求項 17】 請求項 16 に記載のデバイスを備えている表示装置。

【請求項 18】 請求項 15 に記載のデバイスを備えている電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明は、いわゆるボトムゲート型の半導体装置の製造方法およびこの方法で得られる半導体装置、およびその半導体装置を備える表示装置や電子機器に関する。特に、本発明は、基板上に溝を設けてそこにゲート電極を形成する半導体装置の製造方法に関する。

【0002】

【従来の技術】薄膜トランジスタ (TFT: Thin Film Transistor) の一つに、ボトムゲート型、または、逆スタガー型のバックチャネルエッチ型 (Inverted Staggered Back Channel Etched type) のトランジスタがあり、構造によってチャネルストップ型 (図 4 (a)) およびチャネルエッチ型 (図 4 (b)) 等に分けられる。このトランジスタは、導電膜材料によって基板上に先にゲート電極を形成してから、絶縁膜やチャネル、およびドレイン、ソースなどを積層していくことで製造されていた。

【0003】このような半導体装置の製造に使われる導電膜配線は、従来、リソグラフィ法を用いることが普通であった。リソグラフィ法は、予め基板上に導電膜材料を化学気相成長 (CVD) 法やスパッタ法で塗布し、その上に感光性材料を塗布し、配線パターンに対応したマスクで覆ってから露光・現像し、レジストの配線パターンの領域以外の部分を露出させた後にエッチングをして配線を形成するものである。しかしながら、このリソグラフィ法では、それぞれの工程で真空装置等の大掛かりな設備と複雑な工程を利用し、基板全面に導電膜材料を設けるため材料の無駄も多く製造コストを上げるという傾向にあった。

【0004】一方、米国特許第 5132248 号には、

導電性微粒子を分散させた液体を液滴吐出法にて基板に直接配線パターン形状に塗布し、その後の熱処理やレーザー照射を施して配線パターンに変換する方法が提案されていた。この方法によれば、プロセスが大幅に簡単なものとなり、導電膜材料の使用量も少なくて済むというメリットがあった。

【0005】

【発明が解決しようとする課題】しかしながら、単に液滴吐出法を用いただけでは、吐出方向にばらつきがあるため基板面に形成されるパターンの形状が一定していない。また、液滴吐出法で形成された導電膜の性質が真空プロセスを利用するフォトリソグラフィ法を利用して形成した膜ほど良くない。特に、薄膜トランジスタの製造工程では、高い導電膜の性能と位置精度が要求されるため、単に液滴吐出法により薄膜トランジスタの導電パターンを形成するだけでは不適当な場合があった。

【0006】本発明は、このような従来技術の問題点に着目してなされたものであり、大掛かりな設備を用いず、導電性材料の使用量を削減することができ、かつ、高い性能と精度で導電パターンを形成することが可能なボトムゲート型半導体装置等のデバイスの製造方法を提供することを課題とする。

【0007】

【課題を解決するための手段】本発明は、基板の所定領域に溝部を設ける工程と、溝部に導電パターンを形成する工程と、導電パターンを含む領域に当該導電パターンをゲート電極とするデバイスを形成する工程と、を備えるデバイスの製造方法である。

【0008】ここで「基板」にはガラス基板、石英基板、シリコン基板など任意の材料を適用可能である。

「溝部」の形状に限定はなく、基板の表面から相対的に凹部を形成していればよい。導電パターンとは、導電性を有するパターンをいい、必ずしも金属に限定されない。

【0009】ここで例えば、溝部を設ける工程は、溝部に相当する領域に開口部を有するマスクを基板上に設ける工程と、マスクを用いて基板をエッチングすることにより、溝部を形成する工程と、を備える。ここで、マスクにはレジスト材料を含むものとする。

【0010】ここで例えば、マスクを設ける工程にフォトリソグラフィ法を適用してもよい。また、このマスクを設ける工程に、液滴吐出法を適用してもよい。

【0011】なお、本発明において、「液滴吐出法」とは、液滴を所望の領域に吐出することにより、吐出物を含む所望パターンを形成する方法であり、インクジェット法と呼ばれることもある。但しこの場合、吐出物は、印刷物に用いられる所謂インクではなく、デバイスを構成する材料物質を含む液状体であり、この材料物質は、例えばデバイスを構成する導電性物質または絶縁性物質として機能し得る物質を含むものである。導電パターン

を形成するためには、導電性物質として機能しうる物質を含む導電性材料液となる。さらに、「液滴吐出」とは、吐出物が噴霧される場合に限らず、液状体の1滴1滴が連続するように吐出される場合をも含む。

【0012】また本発明では、導電パターンを形成する工程の前に、溝部外の領域を、溝部よりも撥液性を高くする工程を備えていてもよい。

【0013】例えば、この溝部外の領域を溝部よりも撥液性を高くする工程は、溝部を含む基板上に撥液性材料を形成する工程と、溝部に形成された撥液性材料に紫外線を照射する工程と、を備える。

【0014】例えば、導電パターンを形成する工程では、エッチングする工程で用いたレジスト材料を残した状態で溝部に導電パターンを形成する。

【0015】例えば、導電パターン形成前に、レジストにプラズマ処理を行ってレジストに撥液処理を施してもよい。

【0016】例えば、導電パターンを形成する工程では、導電パターン形成材料として、金属の微粒子を有機溶媒に分散させた液状体を用いた液滴吐出法を用いてもよい。

【0017】例えば、導電パターンを形成する工程では、導電パターン形成材料を溝部に配置した後、所定の温度で焼成することにより導電パターンを形成してもよい。ここで所定の温度は、150℃乃至500℃の範囲に設定されることが好ましい。この範囲の温度であれば、適度な速度で有機溶媒を揮発させ、金属の微粒子が電氣的に好適に熔融接着し、低抵抗の導電パターンにすることができるからである。

【0018】例えば、導電パターンを形成する工程では、導電パターンの表面と基板上表面とが略同一面になるように当該導電パターンを形成する。

【0019】例えば、デバイスを形成する工程は、ゲート電極が形成された基板上に絶縁膜を形成する工程と、絶縁膜上にシリコン膜を形成する工程と、シリコン膜上にドーパントが導入されたシリコン膜を形成する工程と、シリコン膜上に金属層を形成する工程と、を備えていてもよい。これら各工程で形成される各膜の少なくとも一つは、液状体をヘッドから吐出することによって形成されるものであってもよい。

【0020】本発明は、本発明のデバイスの製造方法で製造されたデバイス自体でもある。

【0021】本発明は、このデバイスを備えている表示装置でもあり、このデバイスを備えている電子機器でもある。

【0022】ここで「表示装置」に限定は無いが、例えば、アクティブマトリクス型の駆動方法で液晶層を駆動可能に構成された液晶表示素子や電界発光層を駆動可能に構成された電界発光素子を備える。

【0023】ここで「電子機器」に限定は無いが、例え

ば、携帯電話、ビデオカメラ、パーソナルコンピュータ、ヘッドマウントディスプレイ、リア型またはフロント型のプロジェクター、さらに表示機能付きファックス装置、デジタルカメラのファインダ、携帯型TV、DSP装置、PDA、電子手帳等をいう。

【0024】

【発明の実施の形態】以下、本発明の実施形態について図面を参照しながら説明する。

＜実施形態1＞実施形態1は、基板上に溝を設けた後、補助手段無しで溝に導電性材料液を充填してボトムゲート型トランジスタを製造する方法に関する。図1に本実施形態1における製造工程断面図を示す。

【0025】溝形成工程(ST1~ST3)

まず、ガラス基板10上にレジスト材料を塗布してレジスト膜20を形成する(ST1)。レジスト材料およびその塗布方法には公知の感光性材料およびその形成方法を利用することができる。次いで、レジスト膜20を、導電性パターンの形状に合わせてマスクを施し、露光・現像を行う(ST2)。ここでも公知のマスキング方法および露光・現像方法を適用することが可能である。現像されることにより、レジスト膜20のうち導電性パターンの領域に相当する部分のレジスト材料が除去され、基板10の表面が露出する。ここで、公知の方法を適用して基板10上に導電性パターンに合わせた溝部101を形成する(ST3)。溝形成には例えば公知のエッチング技術を適用する。このときのエッチングは、例えば、CF₄ガスとH₂ガスのプラズマを用いた反応性イオンエッチングにより行う。このときの溝部101の断面の寸法は、薄膜トランジスタのゲート電極として適当な寸法になるように設定する。例えば、液滴吐出法により導電性材料液を溝部101に充填する場合、液滴吐出法の分解能を考慮して、幅が1μm~100μm、深さが1μm~10μmの寸法で溝を設けることができる。すなわち、溝の幅は、導電性材料液がずれて溝以外の部分に着地しない程度の幅とし、溝の深さは、充填したときでも溝の外に材料液が流失せずに済む程度の深さとする。エッチング後は、洗浄して残留したレジスト材料を除去する。

【0026】なお、精度上許容される場合には、上述したフォトリソグラフィ法によって溝部101を形成する代わりに、液体噴射装置（例えば、インクジェット式ヘッド）から直接感光性材料を含む材料液を吐出して、導電性パターンの形成領域以外の領域にのみ感光性材料を塗布するようにしてもよい。

【0027】導電パターン形成工程(ST4~ST5)

次いで、上記のようにして形成した溝部101に対し導電性材料液111を液体噴射装置（例えばインクジェット式ヘッドI/J）から吐出して、溝部101に導電性材料液111を充填する。材料液に影響を与えない範囲で、他の方式の液体噴射装置、例えばバブルジェット

（登録商標）方式のヘッドを用いてもよい。

【0028】ここで、吐出させる導電性材料液は、乾燥・焼結後に電極として使用しうる導電性や耐久性を出現させる材料を含み、例えば、金属の微粒子を有機溶媒に分散させた材料液を用いる。

【0029】微粒子としての金属には銀の他、金、銅、パラジウム、ニッケル、アルミニウム、タングステン、タンタル、チタンのいずれかまたはこれらが混合した金属微粒子を用いることができる。また、微粒子としてはその他導電性ポリマーや導電性分子の溶液が使用できる。金属の微粒子の粒径は5nm以上0.1μm以下であることが液滴吐出法で吐出させる場合に適当である。

【0030】有機溶媒としては、蒸気圧が0.001mmHg以上200mmHg以下であるものが好ましい。蒸気圧がこの範囲より高いと塗布膜を形成する場合に溶媒が先に蒸発してしまい、この範囲より低い場合には乾燥が遅くなって塗布膜中に溶媒が残留しやすくなり、後工程の熱および光処理等によって良質の導電膜が得られにくくなるからである。さらに液滴吐出法によって、導電性材料を吐出させる場合には、蒸気圧が0.001mmHg以上50mmHg以下であることが好ましい。この範囲より高い場合には、インクジェット式ヘッドで液滴を吐出する際に乾燥によってノズルがつまりやすくなり安定的な吐出が行えず、この範囲より低い場合には、吐出した液状体の乾燥が遅くなり導電膜中に溶媒が残留しやすくなり、後工程の熱および光処理等によって良質の導電膜が得られにくくなるからである。このような溶媒としては、インクジェット式を利用する場合、水、アルコール系溶媒、炭化水素系溶媒、エーテル系溶媒が好ましく、特に水、炭化水素系溶媒が好ましい。これらの溶媒の二種以上の混合物も使用できる。上記微粒子を分散する場合の溶質濃度は1重量%以上80重量%以下であり、導電膜の厚みに応じてこれを調整することができるが、80重量%を越えると、凝集を起こしやすくなり均一な膜が形成されないことがある。

【0031】さらに微粒子を溶媒に分散させるために微粒子分散剤を用いてもよい。分散剤としては、フッ素系、シリコン系、ノニオン系などの表面張力調整剤を微量添加できる。特にノニオン系表面張力調整剤は溶液の塗布対象物への塗れ性を良好とし、塗布した膜のレベリング性を改良し、塗布膜のぶつぶつの発生やゆず肌の発生を防止するため好ましい。このようにして調整した導電性材料液の粘度は1mPa・s以上50mPa・s以下であることが好ましい。この範囲より小さくするとノズル周辺部が材料液の流出によって汚染され、またこの範囲より大きくするとノズル孔での目詰まりの頻度が高くなって円滑な液滴の吐出が困難となるからである。このようにして調整した導電性材料液の表面張力は20dyn/cm以上70dyn/cmの範囲に入ることが好ましい。この範囲より小さいとノズル面に対する材料

液の塗れ性が増大するため液滴の飛行曲がりが生じやすくなり、この範囲より大きいとノズル先端におけるメニスカスの形状が安定しないため、吐出量や吐出タイミングの制御が困難になるからである。

【0032】なお、導電性材料液を溝に充填する際、導電性材料液をうまく重ね合わせ溝部にそって均等な液量になるように吐出位置の制御をすることが好ましい。一力所に過剰に材料液が充填されると溝部101から材料液が流出するおそれがあるからである。具体的には、被着した材料液の液滴の直径の1%以上10%以下の重なりを隣接する液滴との間に生じるように、ヘッドの移動を制御する。この範囲にすると吐出される液体が過剰な量となるのを防ぐことができ、また吐出位置あわせの誤差があっても液滴同士の重なりを確保することができるからである。

【0033】導電性材料液111を充填した後、所定の温度で焼成して導電パターン11を形成する(ST5)。この所定の温度は、例えば150℃乃至500℃の範囲に設定される。この範囲の温度であれば、適度な速度で有機溶媒を揮発させ、金属の微粒子が電気的に好適に熔融接着し、低抵抗の導電パターンにすることができからである。焼成によって有機溶媒が揮発するため溝部101に充填されている導電性材料液111の嵩が減少する場合がある。このような場合には複数回重ねて同一または隣接する位置に材料液を吐出して再び焼成する工程を繰り返す。最終的に、導電パターン11の表面と基板10の面とが略同一面になるようにする導電パターン11を形成すると、基板表面に凹凸が生じていないため、以降の工程でトランジスタを形成するために好ましい。

【0034】デバイス形成工程(ST6)

導電パターン11が形成されたら、これをゲート電極とするボトムゲート型トランジスタを公知の方法を適用して製造する。具体的には、まず基板10上に絶縁膜12を形成する。例えば、溶媒に溶かしたポリシラザンをスピンコート法やインクジェット法によって塗布し加熱することで、酸化珪素膜を得ることができる。

【0035】図4に示すように、従来製法で製造されるボトムゲート型トランジスタでは、ゲート電極が盛り上がった状態になっていた。このため、スピンコート法や単に液滴吐出法を用いただけではゲート電極上に形成する層を平滑に形成することが難しかった。これに対し、本実施形態では、溝部を埋めるように導電パターン11を形成したため基板10の表面は平滑であるから、スピンコートや液滴吐出法でも基板上に平滑な上面を有する膜の形成ができる。

【0036】なお、上記以外の公知の方法を適用してもよい。例えば、プラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法)、気相堆積法を利用して、酸化珪素膜や窒化珪素膜を形成してもよ

い。

【0037】次いで、絶縁膜12上に非晶質シリコン膜13を形成する。この非晶質(アモルファス)シリコン膜はチャンネル領域を形成するものである。下層の絶縁膜12が平滑に形成されているため、ここでもスピンコート法や液滴吐出法を利用して非晶質シリコン膜13を形成することが可能である。なお、通常のCVD法(例えばプラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法))や気相堆積法を利用して、非晶質シリコン膜13を形成してもよい。なお、非晶質シリコンに限らず、多結晶シリコンを用いてもよい。

【0038】次いで、非晶質シリコン膜13上に不純物が導入された不純物シリコン膜14を形成する。ここでも下層の非晶質シリコン層13が平滑に形成されているため、スピンコート法や液滴吐出法を利用して不純物シリコン膜14を形成することが可能である。なお、通常のCVD法(例えばプラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法))や気相堆積法を利用して、不純物シリコン膜14を形成してもよい。

【0039】次いで、不純物シリコン膜14上に金属層15を形成する。通常は、金属層はスパッタ法等によって形成する。しかし、ここでも下層の不純物シリコン層14が平滑に形成されているため、スピンコート法や液滴吐出法を利用して導電性材料液を塗布することで不純物シリコン膜14を形成することが可能である。

【0040】最後にゲート電極11の上方の金属層15、不純物シリコン層14をエッチング等で取り除き、ドレイン領域151とソース領域152とを形成して、ボトムゲート型トランジスタを完成させる。

【0041】本実施形態1によれば、従来のボトムゲート型トランジスタに比べトランジスタが平滑な層の積層構造によって構成されているため、平滑性が要求されるようなデバイス、例えば、液晶ディスプレイへ応用するトランジスタの製造方法として適する。

【0042】また、本実施形態1によれば、基板上に溝部を設けてから導電性材料によって導電パターンを形成するようにしたので、大掛かりな設備を用いず、導電性材料液の使用量を削減することができ、かつ、高い性能と精度で導電パターンを形成することが可能な、ボトムゲート型半導体装置の製造方法を提供することができる。

【0043】

【実施例】実施形態1の方法で半導体装置を形成した。

【0044】まず、ガラス基板にフォトリソ法によって深さ2μm、幅5μmの溝部を形成した。この溝部に対し液滴吐出法によって銀の微粒子を分散させた液状体を充填した。この液状体として、導電性材料液を用い、具体的には、粒径10nmからなる銀の微粒子をα

ーテルピネオールに分散させた液体（真空冶金社製、商品名：パーフェクトシルバー）を用いた。次いで、この基板を300℃で10分間焼成した。この結果、溝内部に塗布された液状体は厚さ2μm、幅5μmの銀の薄膜となり、極めて平滑性の高いゲート電極となる導電パターンが形成できた。

【0045】次いで、上記基板に10重量%のポリシラザンのキシレン容液を1500rpmの回転速度でスピンコートして塗布膜を形成した。この塗布膜を減圧雰囲気下において70℃で10分間熱処理して溶媒を除去した後、300℃で30分間熱処理し、ゲート絶縁膜を形成した。この絶縁膜の膜厚は98~106nmの範囲であり、極めて厚さの整った平滑な絶縁膜が形成できた。

【0046】前記絶縁膜に続き、通常の薄膜トランジスタ形成プロセスを適用し、アモルファスシリコン膜、N⁺型ドーパントシリコン膜、電極層を形成した後、ソース、ドレイン領域のパターニングを、フォトリソグラフィ工程を用いて行った。この結果、極めて平滑性の高い薄膜トランジスタを製造することができた。

【0047】＜実施形態2＞実施形態2は、基板上に溝を設けた後、導電膜形成領域を親水性とし、一方、導電膜形成領域を撥水性とすることで、溝に導電性材料液を充填し易くする、ボトムゲート型トランジスタを製造する方法に関する。以下の本実施形態2においては、その具体例として、撥液性材料を用いた1例を示す。なお、図2は、本実施形態2における製造工程断面図を示す。

【0048】溝形成工程（ST11）

まず、基板10上のゲート電極に対応する領域に溝部101を形成する。溝形成工程については、実施形態1と同様なので説明を省略する。

【0049】撥液性材料形成工程（S12）

溝部101の形成後、この溝部101を含めて基板10の全面に撥液性材料30を設ける。撥液性材料30は、導電パターン形成時に溝に充填される導電性材料液に対して撥液性を有する材料であり、導電性材料液に対応して定める。例えば、導電性材料液が有機溶媒に銀の微粒子を分散させたものである場合、撥液性材料30として撥液性フルオロアルキルシラン（以下「FAS」という。）を用いる。FASはシリコン基板の表面にフルオロアルキル基が位置するように各化合物が配向されて自己組織化膜が形成されるので、基板表面に均質な撥液性材料膜を構成できるのである。このようなFASとして、ヘプタデカフルオロ-1, 1, 2, 2テトラヒドロデシルトリエトキシシラン、ヘプタデカフルオロ-1, 1, 2, 2テトラヒドロデシルトリメトキシシラン、ヘプタデカフルオロ-1, 1, 2, 2テトラヒドロデシルトリクロロシラン、トリデカフルオロ-1, 1, 2, 2テトラヒドロオクチルトリエトキシシラン、トリデカフルオロ-1, 1, 2, 2テトラヒドロ

ロオクチルトリクロロシラン、トリフルオロプロピルトリエトキシシラン等のフルオロアルキルシラン等を利用可能である。これらの化合物を1または複数組み合わせる使用することができる。FASの自己組織化膜は、FASの化合物と基板10とを同一の密閉容器中に入れておき数日室温で放置することで形成される。また、密閉容器を100℃程度の温度に保って3時間程度保持することでも形成することができる。

【0050】親液性変更工程（ST13）

次いで、溝内部の撥液性材料30を親液性に変更する。例えば溝部101以外の領域を覆うようなマスクをしてから、紫外線を照射すると、溝内部の自己組織化膜が除去されることで、撥液性が損なわれる。レーザー光によって溝部101のみに高エネルギーを供給して撥液性材料の撥液性を親液性に変更してもよい。この工程で、基板表面が撥液性、溝の内部が親液性となるように調整される。

【0051】導電パターン形成工程（ST14~ST15）

次いで、実施形態1と同様に、親液性となった溝部101に対し導電性材料111を液体噴射装置（例えばインクジェット式ヘッドI/J）から吐出して、溝部101に導電性材料液111を充填する。処理自体は実施形態1と同様であるため詳細を省略する。ただし、ここでは溝の周囲は撥液性であり溝の内部が親液性になっているため、例えば液滴吐出法による吐出方向が乱れたり溝が浅くて被着する材料液が溝の周囲に漏れたりすることがあっても、表面の撥液性と親液性とにより材料液が溝に集約される。

【0052】デバイス形成工程（ST16）

導電パターン11が形成されたら、これをゲート電極とするボトムゲート型トランジスタを公知の方法を適用して製造する。具体的には実施形態1と同様であるため、説明を省略する。

【0053】本実施形態2によれば、実施形態1と同様の効果を奏する他、溝の周囲は撥液性であり溝の内部が親液性になっているため、例えば液滴吐出法による吐出方向が乱れたり溝が浅くて被着する材料液が溝の周囲に漏れたりすることがあっても、表面の撥液性と親液性とにより材料液が溝に集約される。このため、正確に微細な溝の内部に材料液を集めることができる。

【0054】

【実施例】実施形態2の方法で半導体装置を形成した。

【0055】まず、ガラス基板にフォトリソグラフィによって深さ1μm、幅20μmの溝部を形成した。次いで、このガラス基板とトリデカフルオロ-1, 1, 2, 2テトラヒドロオクチルトリエトキシシラン0.5mlとを、同一の密閉容器に入れ、系全体を40分の間120℃に加熱し、基板全面に撥液性の自己組織化膜を形成した。次いで、自己組織化膜の溝部に該当する領域に、

172 nmの紫外線を10 mWで10分間照射することにより、溝部に該当する自己組織化膜を選択除去した。これにより、溝非形成領域の基板表面を溝部よりも高い撥液性にした。この状態で溝部に対し液滴吐出法によって銀の微粒子を分散させた材料液を充填した。充填後、300℃で5分間熱処理をした。この結果、極めて平滑性の高い導電パターンが形成できた。

【0056】次いで、上記基板に10重量%のポリシラザンのキシレン溶液を1500 rpmの回転速度でスピコートして塗布膜を形成した。この塗布膜を減圧雰囲気下において70℃で10分間熱処理して溶媒を除去した。その後、300℃で30分熱処理し、ゲート絶縁膜を形成した。この絶縁膜の膜厚は98~106 nmの範囲であり、極めて厚さの整った平滑な絶縁膜が形成できた。

【0057】前記絶縁膜に続き、通常の半導体プロセスを適用し、アモルファスシリコン膜、N⁺型にドーピングされた不純物シリコン膜、電極層を形成してからパターンニングを行った。この結果、極めて平滑性の高い薄膜トランジスタを製造することができた。

【0058】＜実施形態3＞実施形態3は、基板上に溝を設けた後、補助手段としてエッチング後に残留しているレジストを使用して溝に導電性材料液を充填し易くする、ボトムゲート型トランジスタを製造する方法に関する。図3に本実施形態3における製造工程断面図を示す。

【0059】溝形成工程(ST21~ST23)

まず、基板10上のゲート電極に対応する領域に溝部101を形成する。溝形成工程における処理については、ほぼ実施形態1と同様であるが、エッチング後に残ったレジスト材料を洗浄せずに残しておき、このレジスト材料の上から溝部101に導電性材料液111を吐出する点が異なる。導電パターン11を形成した後は当該レジスト材料を除去する。すなわち、エッチング後に残留しているレジストが溝部101の延長となる側壁を形成することになり、実質的に深い溝部を形成した状態と同じになる。このため溝部が浅くて被着する材料液が溝部の周囲に漏れたりすることが無くなり、材料液が正確に溝部に充填される。また、このレジスト材料は通常有機物であるため、撥液処理を施すと導電パターン形成においてより好適である。

【0060】具体的にはプラズマ処理により撥液処理を行うことができる。例えば、導入ガスにフッ素またはフッ素化合物を含むガスを使用し、フッ素化合物及び酸素を含む減圧雰囲気下あるいは大気圧雰囲気下でプラズマ照射をする減圧プラズマ処理や大気圧プラズマ処理が挙げられる。フッ素またはフッ素化合物を含むガスとしては、CF₄、SF₆、CHF₃等が挙げられる。このようなプラズマ処理によれば、有機物表面が優先的に撥液化するため、レジストの開口部、すなわち溝部の中は親

液性のまま残ることになる。これにより、溝部外を溝部よりも撥液性とさせることが可能となり、導電パターンをより精度よく形成することが可能となる。

【0061】導電パターン形成工程(ST14~ST15)と半導体装置形成工程(ST16)

次いで、実施形態1と同様に、親液性となった溝部101に対し導電性材料111を液体噴射装置（例えばインクジェット式ヘッドI/J）から吐出して、溝部101に導電性材料液111を充填する。さらに、導電パターン11が形成されたら、これをゲート電極とするボトムゲート型トランジスタを公知の方法を適用して製造する。これらに工程は実施形態1と同様に考えられるため、説明を省略する。

【0062】本実施形態3によれば、実施形態1と同様の効果を奏する他、溝が等価的に深くなった状態で導電性材料液が充填されるため、正確に微細な溝の内部に材料液を集めることができる。

【0063】

【実施例】実施形態3の方法で半導体装置を形成した。

【0064】まず、ガラス基板に溝形成領域部分に開口部を有するレジストを形成した後、フォトリソエッチングによって深さ4 μm、幅8 μmの溝部を形成した。この溝部の形成後にフォトリソレジストを再度用いることにより、厚さ2 μmのレジスト膜を残した。この状態で溝に対し実施例1の方法で銀微粒子分散液を充填した。充填後、130℃で20分間熱処理をしてからレジスト膜を除去し、さらに基板を320℃で10分間焼成した。この結果、極めて平滑性の高い導電パターンが形成できた。

【0065】上記基板に10重量%のポリシラザンのキシレン溶液を1500 rpmの回転速度でスピコートして塗布膜を形成した。この塗布膜を減圧雰囲気下において70℃で10分間熱処理して溶媒を除去した。その後、300℃で30分熱処理し、ゲート絶縁膜を形成した。この絶縁膜の膜厚は98~106 nmの範囲であり、極めて厚さの整った平滑な絶縁膜が形成できた。

【0066】前記絶縁膜に続き、通常のプロセスを適用し、アモルファスシリコン膜、N⁺型ドーピングシリコン膜、電極層を形成してからパターンニングを行った。この結果、極めて平滑性の高い薄膜トランジスタを製造することができた。

【0067】＜実施形態4＞本実施形態4は、上記実施形態で製造したデバイスを利用した表示装置に関する。

【0068】図5に、本実施形態における表示装置1の接続図を示す。本実施形態の表示装置は、各画素領域に電界発光効果により発光可能な発光層OLED、それを駆動するための電流を記憶する保持容量Cを備え、さらに本発明の製造方法で製造されるデバイス、ここでは薄膜トランジスタT1およびT2を備えて構成されている。ドライバ領域2からは、選択信号線Vselが各画素領域に供給されている。ドライバ領域3からは、信号線

Vsigおよび電源線Vddが各画素領域に供給されている。選択信号線Vselと信号線Vsigを制御することにより、各画素領域に対する電流プログラムが行われ、発光部OLEDによる発光が制御される。

【0069】なお、上記駆動回路は、発光要素に電界発光素子を使用する場合の回路の一例であり他の回路構成も可能である。また発光要素に液晶表示素子を利用することも回路構成を種々変更することにより可能である。

【0070】＜実施形態5＞本実施形態5は、上記実施形態で製造したデバイスを利用した電子機器に関する。

【0071】本発明の製造方法で製造される半導体装置は、種々の電子機器に適用可能である。図6に、本表示パネル1を適用可能な電子機器の例を挙げる。

【0072】図6(a)は携帯電話への適用例であり、当該携帯電話30は、アンテナ部31、音声出力部32、音声入力部33、操作部34、および本発明の表示パネル1を備えている。このように本発明の表示装置は表示部として利用可能である。

【0073】図6(b)はビデオカメラへの適用例であり、当該ビデオカメラ40は、受像部41、操作部42、音声入力部43、および本発明の表示装置1を備えている。このように本発明の表示装置は、ファインダーや表示部として利用可能である。

【0074】図6(c)は携帯型パーソナルコンピュータへの適用例であり、当該コンピュータ50は、カメラ部51、操作部52、および本発明の表示装置1を備えている。このように本発明の表示装置は、表示部として利用可能である。

【0075】図6(d)はヘッドマウントディスプレイへの適用例であり、当該ヘッドマウントディスプレイ60は、バンド61、光学系収納部62および本発明の表示装置1を備えている。このように本発明の表示装置は画像表示源として利用可能である。

【0076】図6(e)はリア型プロジェクターへの適用例であり、当該プロジェクター70は、筐体71に、光源72、合成光学系73、ミラー74・75ミラー、スクリーン76、および本発明の表示装置1を備えている。このように本発明の表示装置は画像表示源として利用可能である。

【0077】図6(f)はフロント型プロジェクターへの適用例であり、当該プロジェクター80は、筐体82に光学系81および本発明の表示装置1を備え、画像をスクリーン83に表示可能になっている。このように本発明の表示装置は画像表示源として利用可能である。

【0078】上記例に限らず本発明のデバイスの製造方法は、あらゆる電子機器に適用可能である。例えば、こ

の他に、表示機能付きファックス装置、デジタルカメラのファインダー、携帯型TV、DSP装置、PDA、電子手帳、電光掲示板、宣伝広告用ディスプレイなどにも活用することができる。

【0079】特に、本発明の製造方法で製造されるデバイスは、平滑な層の積層構造を備えるので、液晶ディスプレイ等の装置の半導体装置の製造方法として適する。

【0080】

【発明の効果】以上説明したように、本発明の方法によれば、基板上に溝を設けてから液状体の導電性材料によって導電パターンを形成するようにしたので、大掛かりな設備を用いず、導電性材料の使用量を削減することができ、かつ、高い性能と精度で導電パターンを形成することが可能な、ボトムゲート型半導体装置の製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施形態1における、ボトムゲート型トランジスタの製造工程断面図である。

【図2】本発明の実施形態2における、ボトムゲート型トランジスタの製造工程断面図である。

【図3】本発明の実施形態3における、ボトムゲート型トランジスタの製造工程断面図である。

【図4】従来法で形成されたボトムゲート型トランジスタの断面図であり、図4(a)はチャネルストップ型の層構造の例、図4(b)はチャネルエッチ型の層構造の例である。

【図5】実施形態4における表示装置の接続図である。

【図6】実施形態5における電子機器の例であり、

(a)は携帯電話、(b)はビデオカメラ、(c)は携帯型パーソナルコンピュータ、(d)はヘッドマウントディスプレイ、(e)はリア型プロジェクター、(f)はフロント型プロジェクターへの本発明の表示パネルの適用例である。

【符号の説明】

I/J…インクジェット式ヘッド(液体噴射装置)

10…基板

11…ゲート電極(導電パターン)

12…絶縁膜

13…非晶質シリコン膜

14…不純物シリコン膜

15…金属層

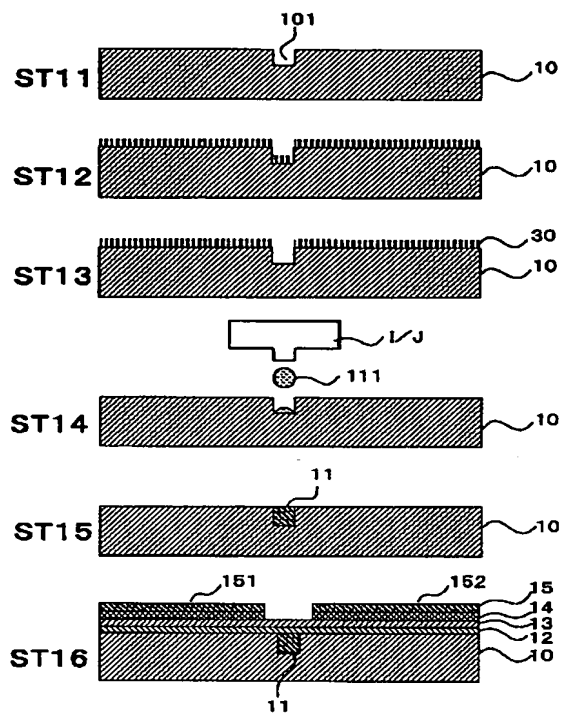
20…レジスト

30…撥液性材料

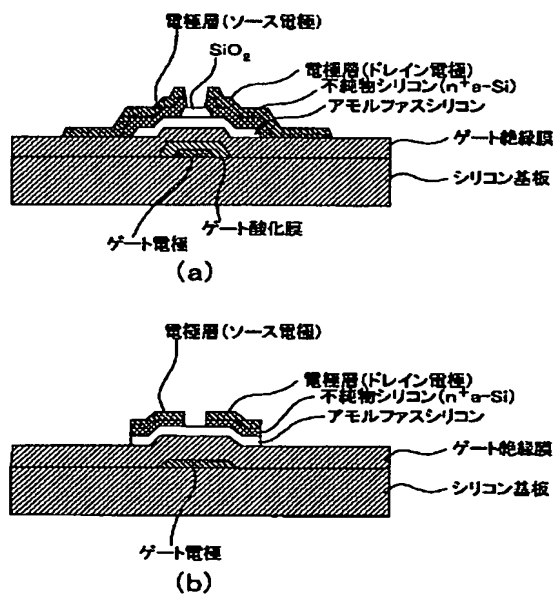
101…溝部

111…導電性材料

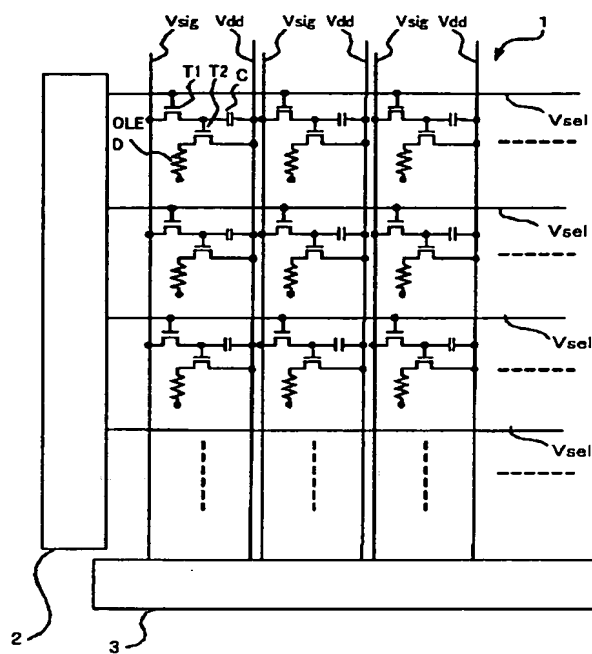
【图2】



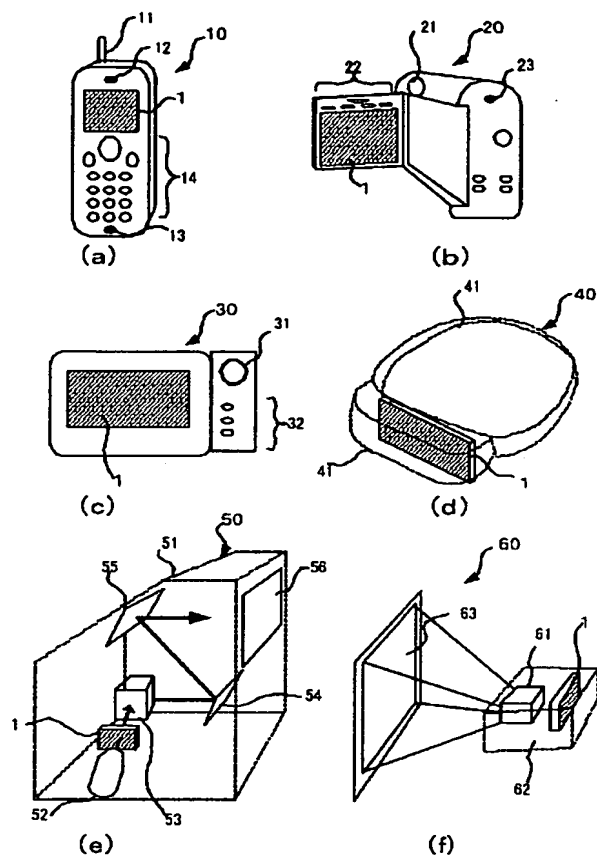
【図4】



【図5】



【図6】



フロントページの続き

(51) Int. Cl.⁷

H01L 29/423
29/49

識別記号

F I

H01L 21/88

テーマコード (参考)

J

Fターム(参考) 2H092 JA26 JA37 JA47 KA20 KB06
MA10 MA13 MA17 NA27 PA01
4M104 AA09 BB02 BB04 BB05 BB07
BB08 BB14 BB17 BB18 CC05
DD21 DD46 DD51 DD78 FF01
GG09 HH12
5F033 GG04 HH00 HH07 HH08 HH13
HH14 HH18 HH19 HH21 NN01
PP26 QQ00 QQ53 QQ73 VV06
VV15 XX01
5F110 AA16 AA18 BB01 CC07 DD02
DD03 DD05 DD21 EE02 EE03
EE04 EE41 EE48 FF02 FF03
FF21 FF30 FF32 GG02 GG13
GG15 GG41 GG45 GG47 HK02
HK09 HK21 HK31 HK33 HK35
HK37 QQ19